

ESD 保护芯片 CH412

中文手册

版本: 1B

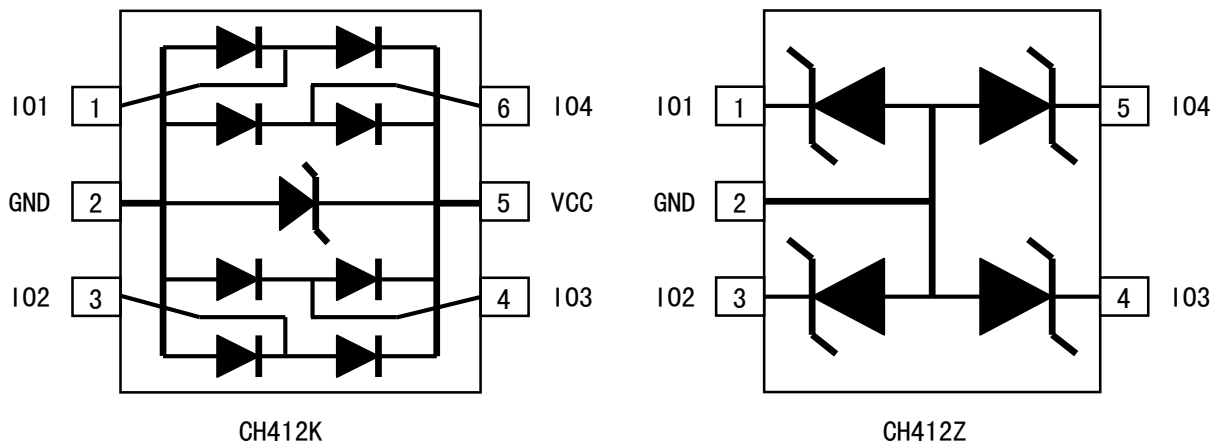
<http://wch.cn>

1、概述

CH412 是四路 ESD 保护二极管阵列, 能够承受 IEC 61000-4-2 规定的最高 $\pm 15\text{KV}$ 人体模型、 $\pm 8\text{KV}$ 接触放电以及 $\pm 15\text{KV}$ 气隙放电的 ESD 脉冲, 用于电子产品对外接口中的高速信号和差分信号以及通用信号的 ESD 保护。

CH412K 提供 4 通道低电容二极管保护和 TVS 瞬态电压抑制器箝位, 适用于高速和中低速信号, 可以用于 USB 超速、高速和全速以及低速信号保护。

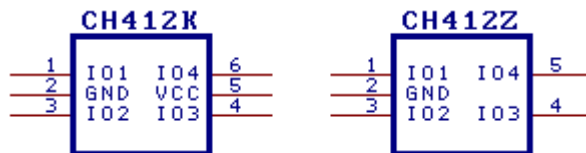
CH412Z 提供 4 通道 TVS 瞬态电压抑制器箝位, 适用于中低速信号, 可以用于 USB 全速和低速信号保护。



2、特点

- 支持 $\pm 15\text{KV}$ 人体模型 HBM。
- 支持 $\pm 8\text{KV}$ 接触放电。
- 支持 $\pm 15\text{KV}$ 气隙放电。
- CH412K: 内部 4 路独立箝位二极管, 典型值 1pF 的低输入电容, 适用于高速和中低速信号。
- CH412Z: 内部 4 路 TVS 箝位保护, 典型值 20pF 的输入电容, 适用于中低速信号。
- 采用 SOT 小体积晶体管级贴片无铅封装, 兼容 RoHS。

3、封装



封装形式	塑体宽度		引脚间距		封装说明	订货型号
SOT363	1.25mm	49mil	0.65mm	26mil	小型 6 脚贴片	CH412K
SOT353	1.25mm	49mil	0.65mm	26mil	小型 5 脚贴片	CH412Z

- 注: 1、封装体积较小, 正面印字仅有代号而不含全部型号, 例如 CH412Z 代号是 12。
 2、盘装, 每盘整包装数量为 3000 只, 可以零售, 但是零售时不会逐个清点数量。
 3、型号 CH412A 不再推荐, 但是可以持续供货。

4、型号 CH412B 已经停产，请换用 CH412K，多出的两个通道可以悬空或并联（低速时）。

4、引脚

CH412K 引脚号	CH412Z 引脚号	引脚名称	类型	引脚说明
2	2	GND	电源	公共接地端，必须直接连接到全局地
5	无	VCC	电源	正电源端，必须靠近引脚对 GND 连接 0.1 μ F 电容，用于 USB 信号保护时通常为 3.3V（或者 5V），用于其它信号须同被保护芯片的电源电压（2V~5V）
1, 3, 4, 6	1, 3, 4, 5	I01~I04	信号	ESD 保护通道，与被保护芯片的信号引脚并联

5、应用说明

CH412 设计用来与被保护芯片内置的 ESD 保护一起工作。在电气连接方面，CH412 的 ESD 保护通道必须与被保护芯片的 I/O 引脚以低阻抗并联；在物理布局方面，可以将被保护芯片放置于 CH412 之后，使得来自外部的 ESD 冲击首先经过 CH412，以保护后面的芯片，但 CH412 与外部接口的端口连接器之间的连接线不宜过短，较长的连接线可以适当缓和来自外部的 ESD 冲击。

在 PCB 电路板设计方面，CH412 的 GND 引脚必须以尽可能低的交直流阻抗连接到全局地（宽线条、多过孔 VIA、全铺铜）；对于 CH412K，必须在尽可能靠近 VCC 引脚的地方放置一个 0.1 μ F 陶瓷旁路电容，电容的另一端必须以尽可能低的阻抗与全局地连接。

对于 IEC 61000-4-2 规定的 HBM 人体模型的静电冲击，CH412 可以将 ESD 电流导引到 VCC 或 GND，并将 ESD 冲击时的峰值电压幅度限制在 $\pm 25V$ 以下；对于接触放电，峰值电压被限制在 $\pm 65V$ ；对于气隙放电，峰值电压被限制在 $\pm 100V$ 。被保护的芯片必须能够承受上述峰值电压，部分芯片有可能会意外复位。考虑到 ESD 冲击过程中的瞬时峰值电流在 40A 左右，该峰值电流经由长度约 0.5 英寸的 PCB 走线，将因为寄生电感而产生 400V 的压降，导致实际峰值电压超出预期。良好的布局和走线可以降低地线和电源线以及受保护信号线上的寄生串联电感，降低 ESD 冲击过程中的峰值电压。

CH412K 具有 4 路 ESD 保护，可以用于保护 4 路高速信号或者 2 对高速差分信号，未用到的 ESD 保护通道可以悬空或者接地，对于中低速信号还可以两通道并联使用增强保护效果。

CH412Z 具有 4 路 ESD 保护，可以用于保护 4 路中低速信号或者两对中低速差分信号，未用到的 ESD 保护通道可以悬空或者接地。CH412Z 的寄生电容较大，不宜多通道并联。

6、参数

6.1. 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明		最小值	最大值	单位
TA	工作时的环境温度		-40	125	$^{\circ}C$
TS	储存时的环境温度		-55	150	$^{\circ}C$
VCC	CH412K 电源电压（VCC 接电源，GND 接地）		-0.5	6.5	V
VIO	保护通道引脚上的静态连续电压	CH412K	-0.5	VCC+0.5	V
			-0.5	6.5	
		CH412Z	-0.5	6.0	
IMAX	保护通道内部二极管的静态连续电流		0	100	mA

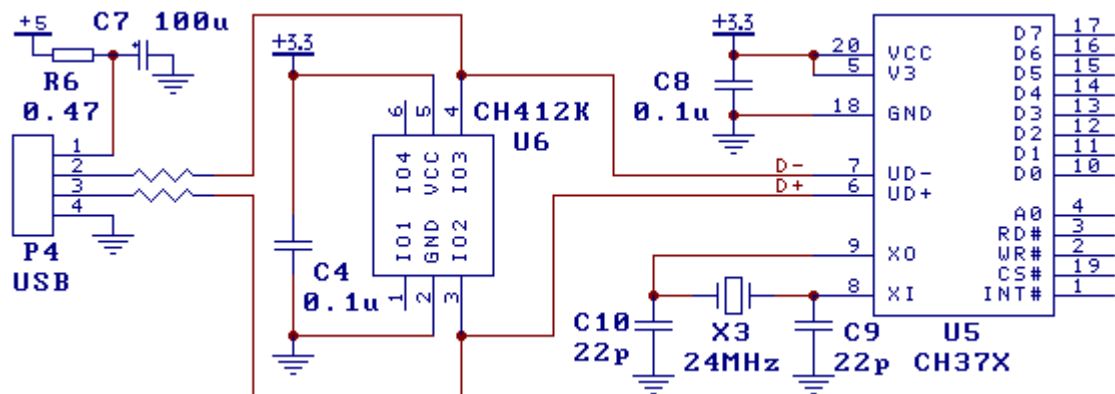
6.2. 电气参数（测试条件：TA=25 $^{\circ}C$ ，VCC=5V）

名称	参数说明	最小值	典型值	最大值	单位
----	------	-----	-----	-----	----

VCC	CH412K 电源电压	1.0	3.3	5.5	V
ICC	CH412K 静态电源电流		0.1	2	uA
VF10	10mA 正向电流时，二极管正向电压降	0.6	0.75	1.0	V
VZBR	内部稳压箝位电压（1mA 电流）	6.0	6.5	8.0	V
IRK5	5V 输入时 CH412K 保护通道漏电流	-0.1	0.02	1	uA
IRK	0V~3.3V 输入时 CH412K 保护通道漏电流	-0.1		0.1	uA
IRZ5	5V 输入时 CH412Z 保护通道漏电流		1	8	uA
IRZ	0V~3.3V 输入时 CH412Z 保护通道漏电流		0.02	0.5	uA
VP5Z	10uS 宽度 5A 脉冲电流下 CH412Z 箝位电压		15	20	V
VP5K	10uS 宽度 5A 脉冲电流下 CH412K 的箝位电压		23	30	V
CIK	CH412K 保护通道的内部寄生电容	0.4	1	2	pF
CIZ	CH412Z 保护通道的内部寄生电容	10	20	36	pF

7、应用

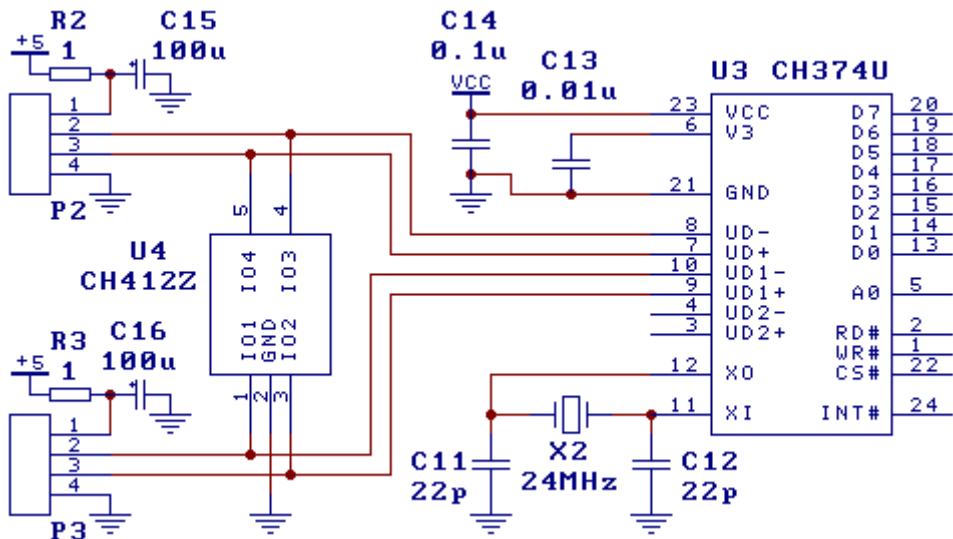
7.1. CH412K 应用（下图）



CH412K 可以用于 USB 高速信号的 ESD 保护，GND 直接连接到全局地，VCC 连接到 3.3V 电源电压，并且由电容 C4 提供电源旁路。

来自 USB 端口 P4 的信号经由扼流电感或者数欧姆电阻（可选）首先连接到 CH412K，接着再连接到 USB 芯片。未用到的通道可以悬空，对于中低速信号还可以两通道并联以增强保护效果。

7.2. CH412Z 应用（下图）



CH412Z 可以用于中低频普通信号的 ESD 保护，也可以用于全速或者低速 USB 信号的 ESD 保护。图中 CH412Z 用于保护 CH374U 的两个 USB-Host 端口。

8、封装信息

下图是 SOT363 封装尺寸。

SOT353 仅比 SOT363 减少一个引脚（去掉原 5#，原 6#作为 SOT353 新 5#），其它同 SOT363。

符号	公制, 单位为 mm			英制, 单位为 mil		
	Min	Type	Max	Min	Type	Max
A	0.9	1.0	1.1	35	39	43
A1	0.0	0.05	0.1	0	2	4
b	0.15	0.25	0.35	6	10	14
c	0.08	0.12	0.15	3	5	6
D	2.0	2.1	2.2	79	83	87
E	1.15	1.25	1.35	45	49	53
E1	2.15	2.3	2.45	85	91	96
e		0.65			26	
L		0.53			21	
L1	0.25	0.35	0.45	10	14	18
θ	0°		8°	0°		8°

